

**JP2003060606A**

**TRANSMISSION APPARATUS OF ORTHOGONAL FREQUENCY DIVISION MULTIPLEXING  
MODULATION SYSTEM**

Publication number : JP2003060606A

Date of publication of application : 28.02.2003

Application number : 2001-248557      Applicant : HITACHI KOKUSAI ELECTRIC INC

Date of filing : 20.08.2001      Inventor : AKIYAMA TOSHIYUKI  
TSUKAMOTO NOBUO

**Abstract:**

**PROBLEM TO BE SOLVED:** To achieve a compact and low-price transmission apparatus that can make nearly half the size of a carrier direction insertion circuit, and can obtain the same performance as the case using a complex filter.

**SOLUTION:** In the transmission apparatus using an OFDM system, the reception apparatus of the transmission apparatus comprises an FFT circuit for allowing a signal row that is cut for each specific signal length from a reception signal to be subjected to discrete Fourier transform successively, an FFT input signal cyclic circuit for changing signal order in the cut signal row cyclically for outputting to the FFT circuit successively, a circuit for extracting a specific pilot signal from the FFT circuit output to carry out insertion operation and reproducing a reference signal vector, and a demodulation circuit for demodulating the FFT circuit output based on the reproduced reference signal vector.

(51)Int.Cl.<sup>7</sup>

H 0 4 J 11/00

識別記号

F I

H 0 4 J 11/00

テマコード\* (参考)

Z 5 K 0 2 2

審査請求 未請求 請求項の数 5 O L (全 10 頁)

(21)出願番号 特願2001-248557(P2001-248557)

(22)出願日 平成13年8月20日(2001.8.20)

(71)出願人 000001122

株式会社日立国際電気

東京都中野区東中野三丁目14番20号

(72)発明者 秋山 俊之

東京都小平市御幸町32番地 株式会社日立

国際電気小金井工場内

(72)発明者 塚本 信夫

東京都小平市御幸町32番地 株式会社日立

国際電気小金井工場内

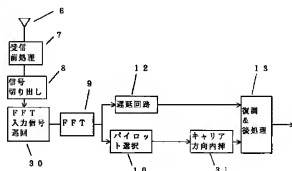
Fターム(参考) 5K022 D001 D018 D033

(54)【発明の名称】 直交周波数分割多重変調方式の伝送装置

(57)【要約】

【課題】 キャリア方向内挿回路の回路規模をほぼ半分にし、しかも複素フィルタを用いた場合と同等の性能が得られる伝送装置を小形かつ低価格で実現すること。

【解決手段】 OFDM方式を用いた伝送装置において、該伝送装置の受信装置に、受信信号から所定信号長毎に切り出された信号列を順次離散フーリエ変換するFFT回路と、切り出された信号列における信号順序を巡回的に入れ換えてFFT回路に順次出力するFFT入力信号巡回回路と、上記FFT回路出力から所定のパイロット信号を抽出し内挿演算して基準信号ベクトルを再生する回路と、該再生した基準信号ベクトルに基づき上記FFT回路出力を復調する復調回路を有する構成としたものである。



【請求項 1】 互いに直交する複数本の搬送波（以下キャリアと称す）を用いて情報符号を送送する直交周波数分割多重変調方式（OFDM方式）を用いた伝送装置において、該伝送装置の受信装置に、受信信号から所定信号長毎に切り出された信号列を順次離散フーリエ変換するFFT回路と、上記切り出された信号列における信号順序を巡回的に入れ換えて上記FFT回路に順次出力するFFT入力符号巡回回路と、上記FFT回路出力から所定のバリエーション信号を抽出し内挿演算して基準信号ベクトルを再構成する回路と、該再構成した基準信号ベクトルに基づき上記FFT回路出力を復調する復調回路を有することを特徴とする直交周波数分割多重変調方式の伝送装置。

【請求項3】 請求項1または2に記載の伝送装置において、上記パイロット信号は、時間方向に連続的に、キャリア方向に所定キャリア間隔で挿入されたキャリア構成のパイロット信号(CP)で、当該伝送装置の受信装置は、上記F T回路と、上記F T入力信号逆回路と、上記F T回路から出力される信号列の逆のCPと、有するキャリア以外のキャリアの信号値を0に変換してシンボルパイロット信号として出力するパイロット信号選択回路と、上記シンボルパイロット信号の実数成分の内挿演算を実施する第1のデジタルLPFとその虚数成分の内挿演算を実施する第2のデジタルLPFで構成したキャリア方向内挿回路を有することを特徴とする伝送装置。

【請求項５】 請求項３に記載の伝送装置において、上記パイロット信号選択回路に代えて、上記ＦＦＴ回路から出力される信号列の内の上記ＣＰを時間方向に帯域制限すると共に、該ＣＰを有するキャリア以外のキャリア

【従来の技術】近年、無線装置の分野では、マルチパスフェージングに強い変調方式として、OFDM方式が脚光を集め、欧州や日本を初めとする各国の次世代のテレビ放送、FPU、無線LAN等の分野で多くの応用研究が進められている。この内、UHF帯の地上放送デジタル放送方式については、映像情報メディア学会誌「1998 Vol. 52, No. 11」に詳しく記されている。しかし、UHF帯の地上放送デジタル放送方式のキャリアは非常に複雑であり、従来の方法と本発明の方法の違いが分かり難くなる可能性がある。そこで、より単純化したキャリア構造を有する方式を例に取り、従来の基準信号の再生方法を説明する。同変調方式内のOFDM方式で、図1のようになり、一定の伝送帯幅内に互いに直交するN本、例えば約1400本の搬送波(キャリア)を設け、情報符号によって指定キャリアを64QAM等の変調方式で変調して伝送する変調方式であり、図12は、そのキャリア構造の一部を拡大して更に詳しく説明する図であり、同様の構造が全伝送帯に渡って繰り返されることを良い。図2において、横方向に並んだ四角印「□」は、それぞれ1つのキャリアを表す。

これに対して、図12のキャリア構造では、パイロット信号が時間方向に連続的に挿入されているので、連続

性を強調したCP(Continual Pilot)に変えて示した。

ここで、時間方向にパイロット信号CPあるいはSPを有するキャリアを、以後、「パイロットキャリア」と記す。図14は、OFDM方式の送信装置を構成する回路の中から、本発明に関係する部分を取り出して示した回路図である。送信前処理回路11に入力された情報符号は、誤り訂正符号への変換、64QAM信号への変換、及び図12に従ったパイロット信号CPの挿入等の前処理によって、各サンプルブロックの信号が、図12の横一列に並ぶキャリアの信号列を表す、例えば2048サンプルクロックの周波数分布イメージの信号列に変換される。変換された信号列は、2048ポイントの逆フーリエ変換(IFFT)を実施するIFFT回路22に入力され、同じ2048サンプルクロックの時間波形を表す信号列に変換される。図15は、送信装置から送信される時間波形を模式的に示したものであり、IFFT回路22からは、OFDM信号のTsの期間の時間波形が出力される。ガードインターバル挿入回路3は、この期間Tsの時間波形の内のb'の部分にコピーして挿入する回路である。この様に、ガードインターバルb'を挿入された信号は、送信後処理回路4において、更に直交変調、D/A変換、アップコンバート等の後処理を施された後、アンテナ5から送信される。

【0004】図16は、OFDM方式の受信装置を構成する回路の中から、本発明に関係する部分を取り出して示したブロック図である。アンテナ6で受信された信号は受信前処理回路7において、ダウンコンバート、A/D変換、直交復調等の前処理を実施された後、信号切り出し回路8に入力され、図15のTs期間に対応する2048サンプルクロックの信号列が切り出される。切り出された信号列は2048ポイントのフーリエ変換(FFT)を実施するFFT回路9に入力され、周波数の大きさに順に連続的に並んだ周波数分布イメージの信号列である図12の横一列の信号列に展開される。ところで、64QAMで変調された信号を復調するには、一般のヘッダブロックにも記されている様に、信号空間上の物差しに相当する基準信号の位相(向き)と大きさを知る必要である。図12のパイロット信号CPは、この基準信号の再生を可能にするために挿入された信号である。一般に受信された信号の基準信号の位相と大きさは一定にはならず、伝送系で発生するマルチパス等の影響を受け、各時間あるいは各キャリア毎に変化する。しかし、その変化の仕方は通常滑らかな曲線を描き、時間方向とキャリア方向に強い相関を持つ。そのため、例えば図12のキャリア21に対する基準信号は、このキャリア近傍に並ぶ同じシンボル内の複数のCPであるCP1、CP2等の信号をキャリア方向(周波数方向)に内挿して算出することが可能であり、算出された基準信号を用いて64QAMの復調を実施することができる。

【0005】図16のキャリア方向内挿回路11は、こ

のキャリア方向の内挿演算を実施する回路である。FFT回路9から出力された信号列は、パイロット信号選択回路10と遅延回路12に入力される。パイロット信号選択回路10では、FFT回路9から出力された信号列の間に挿入されているCPを取り出し、それ以外のキャリアの信号値を0に変換してシンボルパイロット信号として出力する。パイロット信号選択回路10から出力されたシンボルパイロット信号は、キャリア方向内挿回路11でキャリア方向に内挿され、再生された基準信号として出力される。遅延回路12は、FFT回路9から出力された信号列に対し、基準信号の演算時間相当の時間調整を加える回路である。キャリア方向内挿回路11から出力された基準信号と、FFT回路9から出力された遅延回路12で時間調整された信号列は、復調後処理回路13に入力され、64QAMの復調、復調符号の符号誤り訂正等の後処理を実施された後、復号された情報符号として受信装置から出力される。

#### 【0006】

【発明が解決しようとする課題】ところで、上記の説明では述べなかったが、図16のキャリア方向内挿回路11には、通常、回路規模が大きく、且つ構成が複雑な複素フィルタを用いる。この理由の説明に入る前に、キャリア方向内挿回路11に入力される信号列の性質について簡単に説明しておく。詳細な説明は省略するが、受信信号にマルチパスによる遅延波が混入すると、図16のFFT回路9から出力される信号列に含まれる直接波成分信号の各キャリアの位相角が、図17の(a)のように一定であっても、受信信号に混入した遅延波成分信号の各キャリアの位相角は、図17の(b)の様に、キャリア番号が増加するに連れて、キャリア方向に一定の周波数で回転する現象が発生する。そして、その回転周波数は遅延波の遅延時間とともに変化する。例えばFFTのサンプル点数を2048点とすると、直接波に対してnサンプルクロック期間遅れた遅延波の各キャリアの位相角に、2048キャリア当たりn回転の割合で正方向に回る回転が発生する。従って、キャリア番号を時間軸に見立てて、この回転周波数の分布を表すと、直接波より前に受信される信号成分は無いので、図18の斜線枠の様に、位相角の回転周波数は正の軸上にのみ現れる分布になる。なお、図17の周波数軸上でキャリア番号の増加と共に回転する位相角の回転周波数を、通常の時間軸上の振動の周波数と区別する必要がある場合は、以下、「キャリア方向周波数」と記す。図18の横軸は、このキャリア方向周波数を2048サンプルクロック当たりの回転数で表したものである。ここで、対応すべき最大のキャリア方向周波数は、受信信号の時間方向の信号の構成方法で定まる。図15のOFDM信号の1シンボルの時間波形は、IFFT回路22から出力されたTs期間の信号に、ガードインターバルb'の期間を加えたTs'期間で構成される。このガードイン

ターバル $b'$ は、マルチパスフェージングに対する耐性を増すために挿入するものである。詳細な説明は省略するが、このガードインターバルを $N_{GI}$ サンプルクロック分設けておくと、原理的には、混入する遅延波の遅延時間がこの $N_{GI}$ サンプルクロック時間以内である限り、正しく符号を復調することが可能である。なお、 $N_{GI}$ は、正の整数である。

【0007】一方、図16のキャリア方向内挿回路11は、上記遅延時間の範囲の遅延波に対しては、正しく内挿して基準信号を算出できなければならない。言い換えると、例えば、64サンプルクロック期間のガードインターバルを設けた場合は、図18のキャリア方向周波数0から64の斜線枠の範囲の回転振動に対しては、正しい内挿演算が実施できなければならない。以上の事実を基に、図16のキャリア方向内挿回路11に複素フィルタが用いられる理由を説明する。一般に、図18の斜線枠の範囲の周波数分布を有する信号の内挿演算を実施するには、この斜線枠の周波数範囲を通過領域内に有するフィルタを用いる必要がある。従って、通常のデジタルLPFで構成する場合、図18の折れ線2.2の特性を有するデジタルLPFを用いる必要がある。しかし、この特性のフィルタでは、キャリア方向周波数が負の範囲には、決して信号が発生しないにも関わらず、負の範囲の雑音成分も通過させるため、内挿して得られる基準信号にこの雑音が混入し、再生された基準信号の $S/N$ を大幅に劣化させてしまう。その $S/N$ の劣化量は、およそ3dBにも達する。この $S/N$ の劣化を防ぐためには、図18の斜線枠の周波数範囲のみを通過領域とする複素フィルタを用いる必要があるのである。ところで、複素フィルタを構成するには、図19のように、通常のデジタルLPFを4つ用いる必要がある。

しかも、内挿演算に要求される精度の特性を得るには、用いるデジタルLPFのタップ数として、63タップから127タップ、あるいはそれ以上のタップ数のデジタルLPFを用いる必要がある。現状の技術では、このように大きなタップ数のデジタルLPFを1つ構成するのに、100ピンから200ピン程度の大きなICが1つ必要になる。そのため、複素フィルタを構成するには、この様なICが4つ必要になり、受信装置の回路を大規模かつ高価なものにする欠点があった。本発明はこれらの欠点を除去し、キャリア方向内挿回路の回路規模をほぼ半分にでき、しかも複素フィルタを用いた場合と同等の性能が得られる回路、即ち、小形且つ低価格で構成できる回路を提供することにある。

#### 【0008】

【課題を解決するための手段】本発明の第1の基本的な考え方は、キャリア方向内挿回路に入力するシンボルバイト信号を前もってキャリア方向に変調し、図2の上段の斜線枠の範囲のキャリア方向周波数分布の信号を図2の下段の様にシフトした後、内挿演算を実施するこ

とにある。図2の下段のキャリア方向の周波数分布は、原点を中心に対称な分布になる。そのため、通過領域を非対称にするための複素フィルタを用いる必要がなくなり、回路規模が大きく高価なデジタルLPFの個数を4つから2つへと半分に減らし、回路規模を大幅に縮小すると共に低価格にすることが可能になる。本発明の第2の基本的な考え方は、シンボルバイト信号を図2の下段の様にシフトする方法として、FFT回路9に入力する信号列の順序を巡回的に入れ換えることで実施することにある。この方法の原理を説明する前に、FFTで実施する演算の意味について簡単に説明しておく。

図3(a)は、受信された直接波と、FFTに入力するために切り出す範囲を模式的に示したものである。受信装置のFFT回路9は、送信装置でIFFTした $(B+b)$ の2048サンプルクロック分の信号列を切り出してFFTする。ところで、詳細な説明はフーリエ変換に関する教科書に譲るが、FFTでは、入力される信号列が図3(b)の様に無限に繰り返されると仮定して離散フーリエ変換する。従って図3の矢印23に示すように、図3(b)のBの先頭の $b$ の部分、例えば先頭の32サンプルクロック分の信号列をbの部分の後ろに移動してからFFTすると、図3(c)のように、図3(a)の直接波の $(B+b)$ の部分の信号列を、32サンプルクロック期間だけ先行させた信号列をFFTした結果と同じ結果が得られる。

【0009】以上の事実を基に、第2の基本的な考え方の原理を説明する。図17(b)で説明した様に、直接波に対して $n$ サンプルクロック期間遅れた遅延波の各キャリアの位相角は、2048キャリア当たり $n$ 回転の割合で正の方向に回転する。逆に、直接波に対して $n$ サンプルクロック期間先行した先行波の各キャリアの位相角は、2048キャリア当たり $n$ 回転の割合で負の方向に回転する。言い換えると、図2の上段の太い矢印で示す直接波の信号成分を何らかの方法で32サンプルクロック期間だけ先行させることができれば、図2の下段の太い矢印で示すキャリア方向周波数の位置まで移動させることができる。同様のことが、図2の上段に斜線枠で示す遅延波に対しても成り立つ。従って、受信信号を何らかの方法で32サンプルクロック期間だけ先行させることにより、図2の上段の斜線枠の信号を、図2の下段の様にシフトすることができる。本発明による第2の基本的な考え方は、このキャリア方向周波数のシフトを、FFT回路9に入力する信号列の一部を図3の矢印23の様に、巡回的に入れ換えてからFFTして実現するものである。

【0010】本発明は、この第1の基本的な考え方と第2の基本的な考え方を実現し、上記目的を達成するため、互いに直交する複数本の搬送波(以下キャリアと称す)を用いて情報符号を伝送する直交周波数分割多重変調方式(OFDM方式)を用いた伝送装置において、該伝

送装置の受信装置に、受信信号から所定信号長毎に切り出された信号列を順次離散フーリエ変換するFFT回路と、上記切り出された信号列における信号順序を巡回的に入れ替えて上記FFT回路に順次出力するFFT入力信号巡回回路と、上記FFT回路出力から所定のパイロット信号を抽出し内挿演算して基準信号ベクトルを再生する回路と、該再生した基準信号ベクトルに基づき上記FFT回路出力を復調する復調回路を有する構成としたものである。また、上記FFT入力信号巡回回路は、上記切り出された各信号列における先頭から所定期間の時間波形信号を当該信号列の最後に巡回的に入れ替える回路である。また、上記パイロット信号は、時間方向に連続的に、キャリア方向に所定キャリア間隔で挿入されたキャリア構造のパイロット信号(CP)で、当該伝送装置の受信装置は、上記FFT回路と、上記FFT入力信号巡回回路と、上記FFT回路から出力される信号列の内の上記CPを有するキャリア以外のキャリアの信号値を0に変換してシンボルパイロット信号として出力するパイロット信号選択回路と、上記シンボルパイロット信号の実数成分の内挿演算を実施する第1のデジタルLPFとその虚数成分の内挿演算を実施する第2のデジタルLPFで構成したキャリア方向内挿回路を有する構成としたものである。また、上記パイロット信号は、時間方向に間欠的に、キャリア方向に所定キャリア間隔で挿入されたキャリア構造のパイロット信号(SP)で、当該伝送装置の受信装置は、上記FFT回路と、上記FFT入力信号巡回回路と、上記FFT回路から出力される信号列から上記SPを選択して時間方向の内挿演算を実施すると共に、上記SPを有するキャリア以外のキャリアの信号値を0に変換して得たシンボルパイロット信号を出力する時間方向内挿回路を設け、該時間方向内挿回路から出力されるシンボルパイロット信号の実数成分の内挿演算を実施する第1のデジタルLPFとその虚数成分の内挿演算を実施する第2のデジタルLPFで構成したキャリア方向内挿回路を有する構成としたものである。また、上記パイロット信号選択回路に代えて、上記FFT回路から出力される信号列の内の上記CPを時間方向に帯域制限すると共に、該CPを有するキャリア以外のキャリアの信号値を0に変換して得たシンボルパイロット信号を出力する時間方向のLPFを設け、該時間方向のLPFから出力されるシンボルパイロット信号を上記キャリア方向内挿回路に入力する回路構成としたものである。

【0011】

【発明の実施の形態】以下、本発明の第1の実施例による受信装置の構成例を図1に示し説明する。図16の従来の回路構成と最も大きく異なる点は、新たに、FFT入力信号巡回回路30を設け、FFT回路9に入力するために信号切り出し回路8で切り出した信号列の一部を、図3の矢印23の様に巡回的に入れ替えてからFF

T回路9に入力するようにした点である。第2に異なる点は、4つのデジタルLPFで構成されるキャリア方向内挿回路11を、2つのデジタルLPFのみで構成するキャリア方向内挿回路31に置き換えた点にある。図1において、アンテナ6で受信された信号は受信前処理回路7に入力され、従来の受信装置と同様に処理される。そして、信号切り出し回路8で、FFT回路9に入力する2048サンプルクロック分の信号列を切り出し、新たに設けたFFT入力信号巡回回路30に入力する。このFFT入力信号巡回回路30の内部回路の構成例を図4に示し説明する。信号切り出し回路8で切り出されて出力された2048サンプルクロックの信号列は、FIFO301とスイッチ302に入力される。

そして、図3の(b)のbの32サンプルクロックの部分は、イーネブルパルスENinの制御の下にFIFO301内に蓄積される。bの部分に続く(B+b)の部分はスイッチ302を通し、FFT入力信号巡回回路30から直接出力される。FIFO301内に蓄積されたbの部分は、bの部分がスイッチ302を通して出力された直後、イーネブルパルスENoutの制御の下で読み出され、スイッチ302を通してFFT入力信号巡回回路30から出力される。この処理により、信号切り出し回路8で、FFTに入力する信号列として切り出した図3の(b)の信号列(B+b)は、図3の

(c)のFFTに入力する信号列のように変換される。

【0012】FFT入力信号巡回回路30から出力された信号列は、FFT回路9でFFTされるが、FFT回路9に入力される信号列は、図3の(c)の様に、受信信号から切り出した図3の(b)の信号列より、32サンプルクロック期間先行した信号から切り出した信号列と等価な信号列になっている。そして、FFT回路9からは、キャリア方向周波数分布が図2の下段の図の様に原点を中心に対称な分布を持った信号列として出力される。

そのため、キャリア方向内挿回路31として、通過領域を非対称にするための復素フィルタを用いる必要がなくなり、図5に例示するように、実数成分と虚数成分を個別に帯域制限する2つのデジタルLPFのみで構成することができる。キャリア方向内挿回路31から出力された基準信号と、FFT回路9から出力され遅延回路12で時間調整された信号列は、従来の受信装置と同様に、復調後処理回路13に入力されて、64QAMの復調、復調符号の符号誤り訂正等の後処理を実施された後、復号された情報符号として受信装置から出力される。この様に本実施例においては、従来の受信装置では、図19の様に回路規模が大きく、高価なデジタルLPFが4つ必要であったキャリア方向内挿回路を、図5のように2つのデジタルLPFのみで構成できる。そのため、キャリア方向内挿回路31の回路規模を約半分に大幅に縮小できると共に、回路の価格を大幅に低減することができる。また、キャリア方向内挿回

路を2つのデジタルLPFのみで構成できる様にするためのキャリア方向周波数分布のシフトを用い、回路規模がやや大きい複素乗算が必要になる変調回路を用いず、FIFOのみからなる簡単な回路で実現できるため、更に回路規模を大幅に縮小すると共に、低価格で回路を構成できる。そのため、低価格かつ小形で使い勝手が良好な、OFDM方式の伝送装置を得ることができる。

【0013】次に、本発明の第2の実施例における受信装置の回路の構成例を図6に示す。この実施例は、本発明を、日本のUHF帯の地上波デジタル放送方式と同様のキャリア構造の場合に適用したものである。即ち、パイロット信号が、図13のSPと書かれた四角印「□」のように、周波数方向と時間方向にばらまかれた配置になっているキャリア構造の場合に適用したものである。図13のキャリア構造の場合、受信信号の復調は、まずSPを時間方向に内挿し、斜線で示すパイロットキャリアの基準信号(パイロットキャリア信号)を算出して実施する。図13に斜線で示すパイロットキャリアの配置は、パイロットキャリアが挿入される周期が、3キャリア毎に変更された点を除けば、図12のCPを有するキャリアの配置と同様になる。そのため、第1の実施例におけるパイロット信号CPの代わりに、時間方向に内挿して得たパイロットキャリア信号を用いることにより、第1の実施例と同様に、情報符号を復調することができる。図6の回路では、図1のパイロット信号選択回路10を、パイロットキャリア信号を算出する時間方向内挿回路32に置き換えた構成になっている。第1の実施例と同様に、信号切り出し回路8で切り出された信号列は、FFT入力信号巡回回路30にて順序を入れ換えられた後、FFT回路9に入力される。従って、FFT回路9から出力される信号列は、第1の実施例と同じ様に図2の下段のキャリア方向周波数分布を持つ信号列となっている。時間方向内挿回路32では、FFT回路9から出力される信号列の間に挿入されているSPを選択して、時間方向の内挿演算を実施すると同時に、SPを有するキャリア(パイロットキャリア)以外のキャリアの信号値を、0に変換して得たシンボルパイロット信号を算出して出力する。

【0014】この時間方向内挿回路32から出力されるシンボルパイロット信号は、図1のパイロット信号選択回路10から出力されるシンボルパイロット信号と同様の構造を有する信号である。従って、第1の実施例と同様に、シンボルパイロット信号を、2つのデジタルLPFのみで構成されたキャリア方向内挿回路31に入力して基準信号を再生し、再生した基準信号を用いて情報符号を復調することができる。この様に本実施例においても、第1の実施例と同様に、キャリア方向内挿回路を2つのデジタルLPFのみで構成できるため、キャリア方向内挿回路31の回路規模を約半分に大幅に縮小できると共に、回路の価格を大幅に低減することができる。

る。また、キャリア方向内挿回路を2つのデジタルLPFのみで構成できる様にするためのキャリア方向周波数分布のシフトを、回路規模がやや大きい複素乗算が必要になる変調回路を用いず、FIFOのみからなる簡単な回路で実現できるため、更に回路規模を大幅に縮小できると共に低価格で回路を構成できる。そのため、低価格かつ小形で使い勝手が良好な、OFDM方式の伝送装置を得ることができる。

【0015】次に、本発明の第3の実施例における受信装置の回路の構成例を図7に示す。この実施例は、図12の様に、時間方向に連続的にパイロット信号CPが挿入されたキャリア構造の場合に適用するものであり、図1のパイロット信号選択回路10を時間方向のLPF33に置き換えた点が第1の実施例と異なる。図12のキャリア構造の場合、どのパイロットキャリアも、時間方向に連続的にパイロット信号が挿入されているため、時間方向の内挿演算は必要がない。しかし、時間方向に帯域制限すると、再生される基準信号のS/Nを向上させることができる。そこで、時間方向のLPF33では、時間方向に連続的に挿入されているCPを、時間方向に帯域制限すると同時に、CPが挿入されていないキャリアの信号値を0に変換して得たシンボルパイロット信号を出力するものである。これ以外の信号処理は、第1の実施例と同様なので説明を省略する。この様に、本実施例においても、第1の実施例と同様の効果が得られ、低価格かつ小形で使い勝手が良好なOFDM方式の伝送装置を得ることができる。なお、説明の混乱を避けるため、上記の各実施例では、FFT回路に入力するために切り出す信号列の位置を、図3の(a)の様に、送信装置のIFFT回路から出力されるTs期間の2048サンプリングクロックの信号列に設定するものとして説明した。しかし、実際の受信装置では、同期の捕捉誤差を考慮し、図8の様に、数サンプリングクロック時間、例えば、4サンプリングクロック期間、b'側に移動した範囲の2048サンプリングクロックの信号列を切り出してFFTする。この様な場合、FFT入力信号巡回回路30で巡回的に順序を入れ換える量を、32から28(=32-4)等に変更する必要があることを注意しておく。

【0016】また、説明の混乱を避けるため、上記の各実施例では受信装置において直接波が図3の(a)の様なタイミングになるように同期捕捉が実施されるものとして説明した。しかし実際には、通常、その時の最大パワーを有する信号が、図8のタイミングになるように同期捕捉を実施する。この場合、主波が直接波とは限らないため、主波に先行して受信される先行波があると、この先行波が受信される。そのため、キャリア方向の周波数分布には、図9の上段に示すように、斜線の枠で示す遅延波成分の他に、ドットの枠24で示す先行波成分が現れる。そのため、この様な場合は、FFT入力信号巡回回路30で巡回的に順序を入れ換える量を、

図9の下段の分布がほぼ左右対称になるように変更する必要があることを注意しておく。また、上記の説明では省略したが、キャリア方向内挿回路において、シンボルパイロット信号をキャリア方向に内挿する際、再生された基準信号の内、帯域の境界近傍の基準信号に大きな歪みが発生する。この歪みを低減するには、受信されたC PであるS Pから算出したシンボルパイロット信号を滑らかに帯域外に外挿して補間した後、内挿演算を実施する必要がある。この場合、キャリアの位相角が図17の(b)の様にねじれているもの、図17の(a)の様にねじれが無い方が明らかに外挿演算が容易である。そこで、図8の様に、送信装置のIFFT回路から出力されるTs期間の信号列より、ずれた位置の信号列を切り出してFFT回路に入力する場合は、このずらしたサンプリングクロックの信号列を巡回的に入れ換えてからFFT回路に入力する。すなわち、送信装置のIFFT回路で変換された有効シンボルの時間波形の先頭のサンプリングクロックの信号値が、FFT回路に入力する時間波形の先頭のサンプリングクロックの信号値になるように巡回的に入れ換えてからFFT回路に入力する。

すると、FFT回路から出力される信号列の位相角は、図17の(a)の様に平坦になるため、シンボルパイロット信号の滑らかな外挿が可能になる効果を得ることができる。参考のため、この時必要になる外挿回路34の挿入位置を図10に例示する。

【0017】

【発明の効果】以上説明したように、本発明による手段を用いると、従来の受信装置では回路規模が大きく高価なデジタルLPFが4つ必要であったキャリア方向内挿回路を、2つのデジタルLPFのみで構成できる。そのため、キャリア方向内挿回路の回路規模を約半分と大幅に縮小できると共に、回路の価格を大幅に低減することができる。また、キャリア方向内挿回路を2つのデジタルLPFのみで構成できるようにするためのキャリア方向周波数分布のシフトを、回路規模がやや大きい複素乗算が必要になる変調回路を用いず、FIFOのみからなる簡単な回路で実現できるため、更に回路規模を大幅に縮小できると共に低価格で回路を構成できる。そのため、低価格かつ小形で使い勝手が良好なOFDM方式の伝送装置を得ることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例による受信装置の回路構成を示すブロック図

【図2】本発明による第1の基本的な考え方を説明する

ための模式図

【図3】本発明による第2の基本的な考え方を説明するための模式図

【図4】本発明のFFT入力信号巡回回路の回路構成の一例を示すブロック図

【図5】本発明によるキャリア方向内挿回路の回路構成の1例を示すブロック図

【図6】本発明の第2の実施例による受信装置の回路構成を示すブロック図

【図7】本発明の第3の実施例による受信装置の回路構成を示すブロック図

【図8】実際の受信装置でFFT回路に入力する信号列の位置を説明するための模式図

【図9】実際の受信装置でのキャリア周波数分布と処理方法を説明するための模式図

【図10】本発明のシンボルパイロット信号を外挿するときの回路構成を示すブロック図

【図11】OFDM方式のキャリア構造を説明するための模式図

【図12】パイロット信号としてC Pを配置するキャリア構造を説明するための模式図

【図13】パイロット信号としてS Pを配置するキャリア構造を説明するための模式図

【図14】送信装置の回路構成の1例を示すブロック図

【図15】OFDM信号の時間波形を説明するための模式図

【図16】従来の受信装置の回路構成の1例を示すブロック図

【図17】FFT出力信号の位相角の回転を説明するための模式図

【図18】キャリア方向周波数分布と遅延波の影響を説明するための模式図

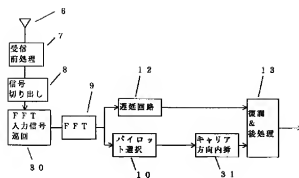
【図19】従来の複素フィルタの回路構成を示すブロック図

【符号の説明】

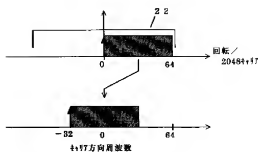
1：送信前処理回路、2：IFFT回路、3：ガードインターバル挿入回路、4：送信後処理回路、5、6：アンテナ、7：受信前処理回路、8：信号切り出し回路、9：FFT回路、10：パイロット信号選択回路、11：キャリア方向内挿回路、12：遅延回路、13：復調&後処理回路、30：FFT入力信号巡回回路、31：キャリア方向内挿回路、302：スイッチ、301：FIFO、32：時間方向内挿回路、33：時間方向のLPF、34：外挿回路。



【図1】

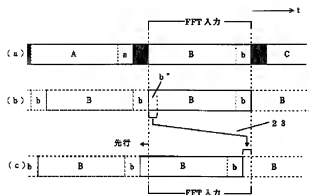


【図2】

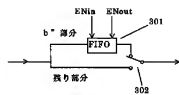


【図4】

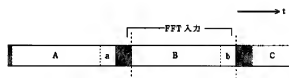
【図3】



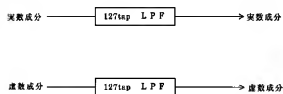
【図5】



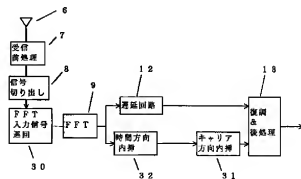
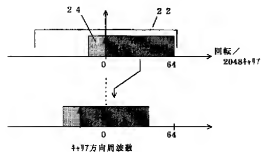
【図8】



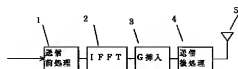
【図6】



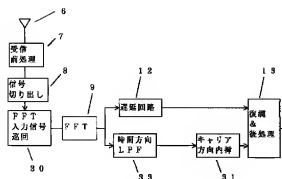
【図9】



【図14】

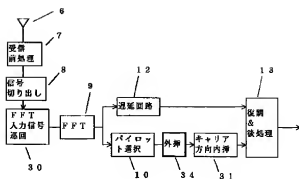


【図 7】

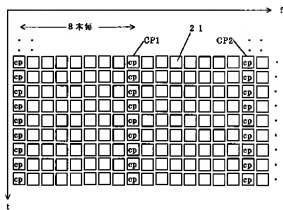
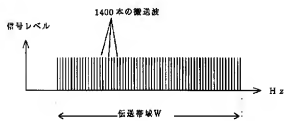


【图 1 1】

【图 10】

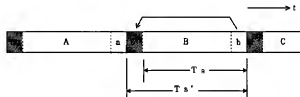
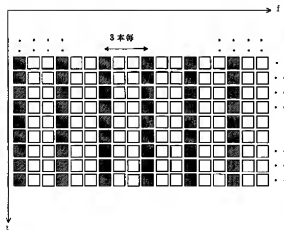


【圖 12】

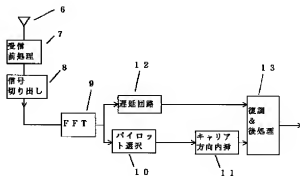


【图 13】

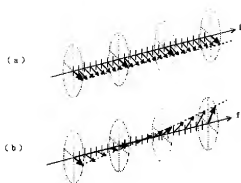
【图 15】



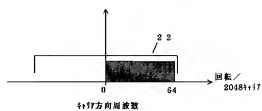
【图 16】



【图 1 7】



【图 1 8】



【图 1 9】

